

# CONTROLE AUTOMÁTICO DE GANHO DE BAIXA TENSÃO E BAIXA POTÊNCIA PARA APLICAÇÕES EM BIOMÉDICA: LEIAUTE DO CIRCUITO INTEGRADO

Cleberon C. Cunha<sup>1</sup>, Volney C. Vincence<sup>2</sup>

Universidade do Estado de Santa Catarina - UDESC

Departamento de Engenharia Elétrica, Campus Universitário – Joinville - SC

cleberon\_3c@hotmail.com, dee2vcv@joinville.udesc.br

<sup>1</sup> Bolsista do Grupo PET - Engenharia Elétrica

<sup>2</sup> Professor Orientador

**Resumo.** Neste trabalho é apresentado uma proposta de um Controlador Automático de Ganho com oito blocos para trabalhar em baixas tensões consumindo baixa potência com intuito de ter aplicações em biomédica. É apresentado a criação do leiaute para integração, bem como as regras que o envolvem, de um dos blocos.

**Palavras-chave:** Circuitos Integrados, Controle Automático de Ganho, AGC

## 1. INTRODUÇÃO

Na atualidade, existe uma tendência e um propósito claro de desenvolver equipamentos eletrônicos em um único *chip*, que reúna tanto os circuitos digitais quanto os analógicos. Essa possibilidade é oriunda da evolução da tecnologia VLSI (*very-large-scale integration*) [1]. Esta tendência tem gerado uma grande necessidade de projetistas de circuitos integrados. Estes precisam construir cada circuito e subcircuito a ser usado. Precisam desenhar, em detalhes, cada componente integrado: transistores, resistores, capacitores e indutores onde cada um precisa ser dimensionado individualmente.

Este trabalho tem o intuito de apresentar a construção do leiaute de parte de uma estrutura AGC – *Automatic Gain Control*. Apresenta na seção 2 o projeto de controlador e na seção 3 detalhes do leiaute.

## 2. CONTROLADOR AUTOMÁTICO DE GANHO

Os Controladores Automáticos de Ganho ou AGC's podem ser implementados de diversas maneiras. Pode-se ter AGC's diferenciais [2], em modo corrente para baixa tensão e baixo consumo de potência [3] com malha de realimentação simples [4] ou malha de realimentação dupla [5]. Tudo depende das exigências da aplicação. No presente projeto optou-se por uma estrutura analógica modo corrente pelo seu ótimo desempenho em altas frequências e pela sua simplicidade de implementação.

Na Figura 1 observam-se oito blocos básicos que fazem parte do AGC modo corrente desenvolvido neste trabalho que devem atender o requisito “*low-power*” e “*low-voltage*”.

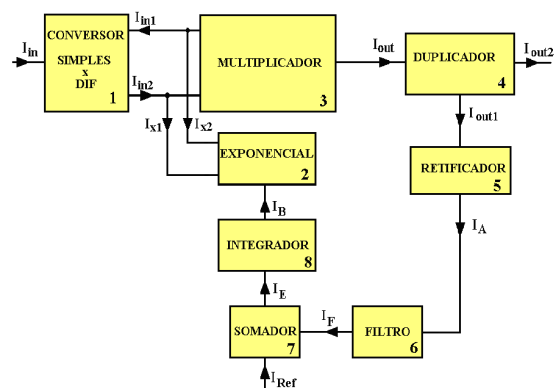


Figura 1. Diagrama esquemático do AGC modo corrente projetado

Os sistemas empregados em comunicação e processamento de sinais biológicos necessitam de um controle eficiente da amplitude dos sinais e mesmo no controle de reativos (no caso de fontes de corrente em bioimpedâncias). Desta forma, se faz necessário determinar uma estrutura AGC que tenha ótimo desempenho, seja integrável em tecnologia CMOS, tenha baixo consumo de potência e seja possível aplicar em sistemas biomédicos. Atualmente, o que se encontra na bibliografia são estruturas para satisfazer uma ou outra exigência. Neste projeto, com os blocos apresentados, pretende-se determinar aquela que satisfaça todas as exigências destacadas anteriormente.

Para cada bloco foi desenvolvido o circuito e testado isoladamente e após isso o circuito AGC em malha fechada foi simulado considerando corrente de entrada chaveando de  $15\mu\text{A}$  para  $10\mu\text{A}$  e retornando para  $15\mu\text{A}$ , respectivamente. A frequência do sinal de entrada foi mantida em  $500\text{Hz}$  e a alimentação do circuito foi de  $\pm 1,5\text{V}$ . O circuito foi implementado utilizando a técnica de modo corrente com tecnologia CMOS AMS0.80 $\mu\text{m}$  e o modelo adotado para o transistor MOS foi o BSIM3V3. O resultado final é apresentado na Figura 2.

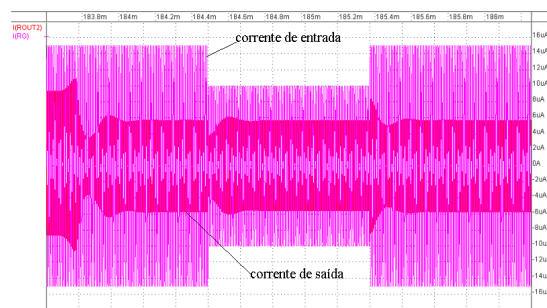


Figura 2. Resultado final do AGC modo corrente

O tempo de estabilização da corrente de saída, tanto para a subida como para a descida do nível de sinal de entrada, foi mantido em torno de  $3\text{ms}$  e a amplitude da corrente permaneceu constante em torno de  $6\mu\text{A}$ .

O circuito projetado pode ser melhorado através de algumas alterações. O tempo de

estabilização pode ser sensivelmente reduzido através do ajuste dos capacitores do integrador e do filtro passa baixa. Problemas de *offset* podem ser atenuados mediante a troca dos espelhos de corrente simples por espelhos *cascode*.

### 3. LEIAUTE DO CIRCUITO INTEGRADO

Para ser criado o leiaute de um circuito integrado é necessário conhecer as regras de leiaute que o definem. Assim, são apresentadas algumas regras essenciais para uma correta elaboração de um dispositivo com transistores MOSFET.

#### 3.1 Regras de leiaute

As tecnologias são definidas de acordo com a espessura mínima do comprimento do canal. E as espessuras das geometrias definidas numa máscara deve ter um valor mínimo. Isso deve ser levado em conta, pois evita a interrupção de trilhas ou altas resistências locais. Assim como um espaçamento mínimo, definido pela tecnologia adotada, evita que ocorra curto entre trilhas em uma mesma camada e evita, também, que o polisilício sobreponha os implantes de  $n+$  e  $p+$ . Além disso, o poço  $n$  ou o implante de  $p+$  devem cercar o transistor com margem suficiente para se ter certeza que o dispositivo está efetivamente contido nele e o *gate* de polisilício sempre deve ter uma extensão mínima que vai além do poço para assegurar que o transistor funcione corretamente nas margens do poço [6].

Nos casos em que temos transistores muito largos podemos fazer seu leiaute dividindo-os em elementos unitários. Dividindo em transistores menores, técnica chamada de *Split*, temos a diminuição da área, otimização da resistência e redução das capacitâncias parasitárias nas junções do Dreno e Fonte.

No leiaute deve-se tentar usar a forma mais próxima possível do quadrado, pois em dispositivos muito largos ou cumpridos

ocorrem variações no processo de fabricação como a influência do gradiente temperatura e imperfeições nas máscaras. A influência do gradiente de temperatura ocorre quando o CI possui uma fonte localizada de calor provocando uma variação de temperatura ao longo da pastilha.

### 3.2 Software utilizado

Inicialmente, para o *design* dos circuitos foi utilizado o *software* MICROWIND 3.1 [8] desenvolvido pela INSA e que apresenta licença gratuita. Através deste software, que apresenta um bom caráter didático pode-se conhecer as ferramentas básicas, criar circuitos e avaliar seus comportamentos. Após ter tido um bom contato com o MICROWIND, adotou-se então o *software* L-EDIT *Student Version* [9], que apesar de apresentar algumas limitações consegue atender bem as necessidades do projeto. Além de estar entre os programas utilizados por profissionais da área e possibilita a opção de exportar o arquivo no formato a ser encaminhado para uma *Foundry* objetivando a integração do circuito, etapa final do projeto.

### 3.3 Leiaute

Tendo em vista as regras comentadas e o AGC projetado, apresentamos o leiaute de um dos blocos realizados: o integrador modo-corrente com espelho cascode, que pode ser observado na figura 3, com sua resposta em frequência apresentado na figura 4. As dimensões dos transistores são apresentados na tabela 1.

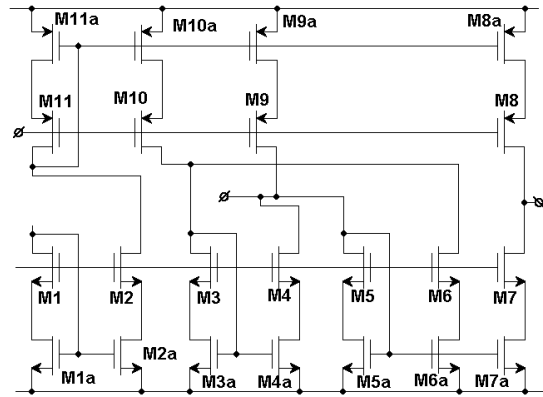


Figura 3. Integrador Modo Corrente com espelhos Cascode

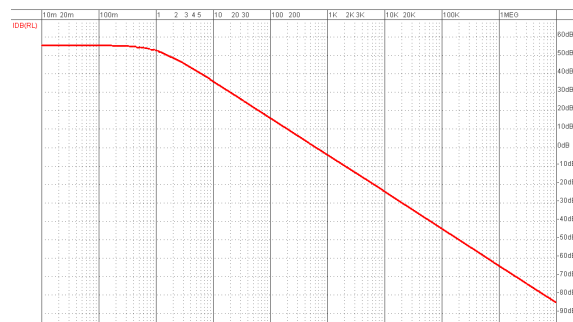


Figura 4. Resposta em frequência do integrador

Transistor	Dimensão W/L
M1 - M6 e M1a – M6a	10/5
M7 e M7a	50/5
M8 e M8a	140/5
M9-M10 e M9a-M10a	56/5
M11 e M11a	28/5

Tabela 1. Dimensões dos Transistores

Foram primeiro criados isoladamente os transistores de tamanho semelhante, figura 5, e depois unidos formando o leiaute do integrador que é apresentado na figura 6.

O leiaute foi realizado intercalando os transistores dos espelhos de correntes para melhorar o casamento entre eles. Procurou-se alinhar o sentido das correntes para diminuir o efeito dos campos elétricos provocados por estas correntes.

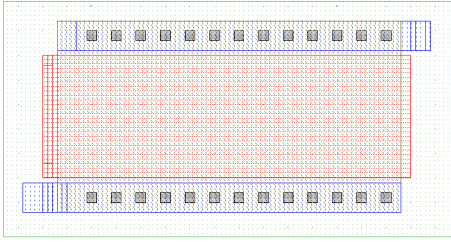


Figura 5. Exemplo de transistor PMOS utilizado com dimensões  $W=14\mu\text{m}$ ,  $L=10\mu\text{m}$

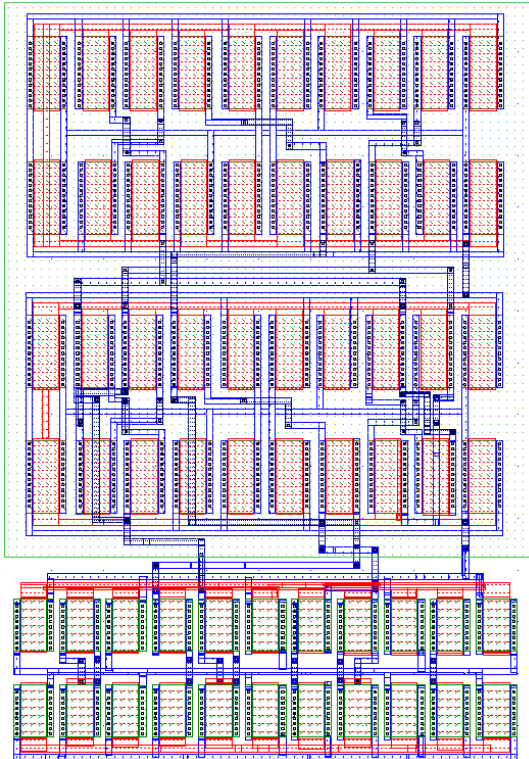


Figura 6. Leiaute do Integrador Modo Corrente

### 3. CONSIDERAÇÕES FINAIS

O leiaute de circuitos integrados prevê o conhecimento de muitas regras de *design*, além de *softwares* que permitam criar o seu leiaute e simulação, depois de desenhado. O presente projeto apresentou alguns pontos principais do leiaute de circuitos integrados tendo como base um Controlador Automático de Ganho.

Com intuito de mostrar o leiaute de um circuito com aplicação em Biomédica, sujeito a integração, apresentou-se o leiaute de um integrador em modo corrente após indicar seu comportamento e onde está inserido no AGC.

### REFERÊNCIAS

- [1] P. E. Allen and D. R. Rolberg, CMOS Analog Circuit Design, Oxford University Press, NY: 2002, p. 01.
- [2] R. G. Bozomitu and VI Cehan, "A Differential CMOS Automatic Gain Control Amplifier" IEEE International Symposium on Signals, Circuits and Systems - ISSCS, vol. 1, pp. 1-4, July 2007.
- [3] Montree Siripruchyanum, "A Low-Voltage, Low-Power Current-mode Automatic Gain Control (AGC) for Battery-Powered Equipment", IEEE Proceedings of the International Workshop on Electronic Design, Test and Applications, 2005.
- [4] Isaac Martinez G., "Automatic Gain Control (AGC) circuits theory and design", University of Toronto, ECE1352 Analog Integrated Circuits I, Fall 2001.
- [5] Michael W. Baker and Rahul Sarpeshkar, "Low Power Single-Loop and Dual-Loop AGCs for Bionic Ears", IEEE Journal of Solid-State Circuits vol. 41, no. 9, pp. 1983-1996, September 2006.
- [6] J. M. Rabaey, Digital Integrated Circuits: A Design Perspective, Prentice Hall: 2003, p. 52.
- [7] Cruz-Blas, C. A. De and López-Martín, Antonio "A  $\pm 0.75\text{-V}$  Compact CMOS Class-AB Current-Mode Exponential Variable Gain Amplifier", IEEE Transactions on Circuits and Systems-II: Express Briefs, Vol. 54, No. 12.
- [8] *Software* disponível em: <http://intranet-gei.insa-toulouse.fr/~sicard/microwind/>
- [9] *Software* disponível em: <http://www.tanner.com/EDA>